

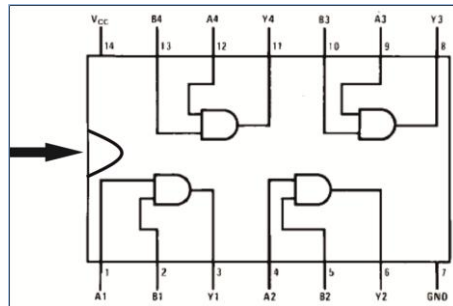


## 5<sup>η</sup> Εργαστηριακή Άσκηση

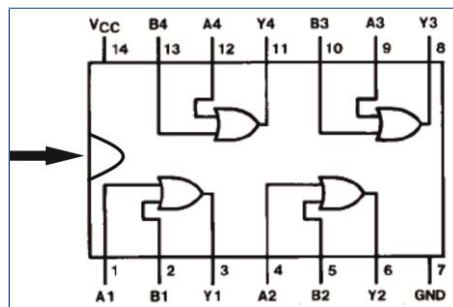
### Κυκλώματα Δυαδικού Αθροιστή/Αφαιρέτη

Στα πλαίσια της πέμπτης εργαστηριακής άσκησης θα χρησιμοποιηθεί αποκλειστικά το περιβάλλον ανάπτυξης ολοκληρωμένων κυκλωμάτων IDL-800 Digital Lab και τα παρακάτω ολοκληρωμένα:

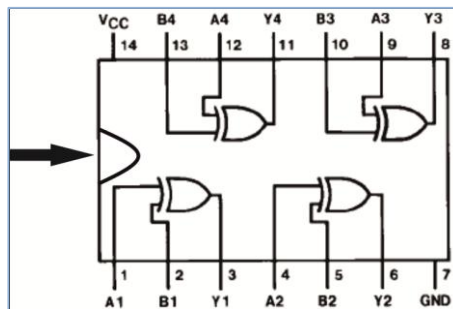
- το **74LS08**, το οποίο περιέχει τέσσερις πύλες AND:



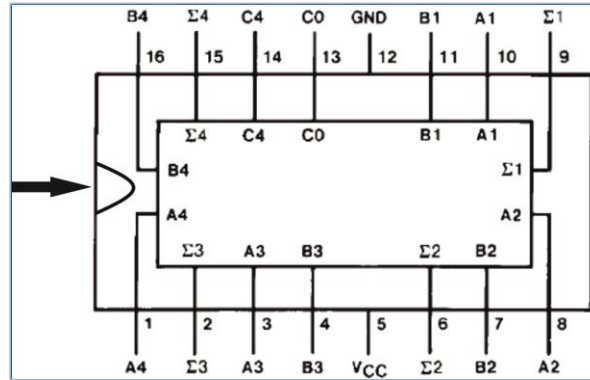
- το **74LS32**, το οποίο περιέχει τέσσερις πύλες OR:



- το **74LS86**, το οποίο περιέχει τέσσερις πύλες XOR:



Επίσης, θα χρησιμοποιηθεί και το ολοκληρωμένο **74LS83**, το οποίο περιέχει κύκλωμα 4-bit πλήρους αθροιστή κι αποτελείται από τους ακόλουθους ακροδέκτες:



Το **74LS83** εκτελεί τη δυαδική πρόσθεση  $(A_4 A_3 A_2 A_1)_2 + (B_4 B_3 B_2 B_1)_2$ , τα επιμέρους αποτελέσματα της οποίας, από το λιγότερο στο περισσότερο σημαντικό ψηφίο, δίνονται από τις τιμές των ακροδεκτών Σ1, Σ2, Σ3 και Σ4. Στους ακροδέκτες C0 και C4 εισάγεται το κρατούμενο εισόδου κι εξάγεται το κρατούμενο εξόδου, αντίστοιχα. Συνοπτικά, λοιπόν, το **74LS83** εκτελεί την πρόσθεση:

	A4	A3	A2	A1	← C0
+	B4	B3	B2	B1	
C4	Σ4	Σ3	Σ2	Σ1	

Σκοπός της άσκησης αυτής είναι η υλοποίηση κυκλωμάτων δυαδικού αθροιστή/αφαιρέτη καθώς κι η χρησιμοποίησή τους για τον υπολογισμό παραδειγμάτων των αντίστοιχων αλγεβρικών πράξεων. Ιδιαίτερη έμφαση θα δοθεί στην ορθότητα των εξαγόμενων αποτελεσμάτων άθροισης/αφαίρεσης επικεντρώνοντας στον εντοπισμό ενδεχόμενων υπερχειλίσεων.

#### A. 4-bit Αθροιστής/Αφαιρέτης

Χρησιμοποιώντας το **74LS83**, τους διακόπτες «8 BITS DATA SWITCH» για την εισαγωγή των  $(A_4 A_3 A_2 A_1)_2$ ,  $(B_4 B_3 B_2 B_1)_2$  και C0 καθώς και τα LEDs «8 BITS DISPLAY» για την εξαγωγή του αποτελέσματος:

$$(C4 \ \Sigma4 \ \Sigma3 \ \Sigma2 \ \Sigma1)_2,$$

εκτελέστε τις δυαδικές προσθέσεις/αφαιρέσεις  $(A_4 A_3 A_2 A_1)_2 \pm (B_4 B_3 B_2 B_1)_2$  που ακολουθούν.

Παράδειγμα: Ο ακόλουθος πίνακας συνοψίζει την πρόσθεση 12+2 στο δυαδικό σύστημα:

(12) <sub>10</sub> →	A4	A3	A2	A1	C0	Υπερχείλιση; <b>OXI</b>
	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	
(2) <sub>10</sub> →	B4	B3	B2	B1		
	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>		
C4	Σ4	Σ3	Σ2	Σ1		
<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>		



**A1.** Παρόμοια με το προηγούμενο παράδειγμα, εκτελέστε στο δυαδικό σύστημα τις προσθέσεις ερμηνεύοντας κάθε φορά το αποτέλεσμα και την ορθότητά του:

i) 10+4

	A4	A3	A2	A1	C0	
	B4	B3	B2	B1		
C4	Σ4	Σ3	Σ2	Σ1		Υπερχείλιση;

ii) 15+14

	A4	A3	A2	A1	C0	
	B4	B3	B2	B1		
C4	Σ4	Σ3	Σ2	Σ1		Υπερχείλιση;

iii) 15+1

	A4	A3	A2	A1	C0	
	B4	B3	B2	B1		
C4	Σ4	Σ3	Σ2	Σ1		Υπερχείλιση;

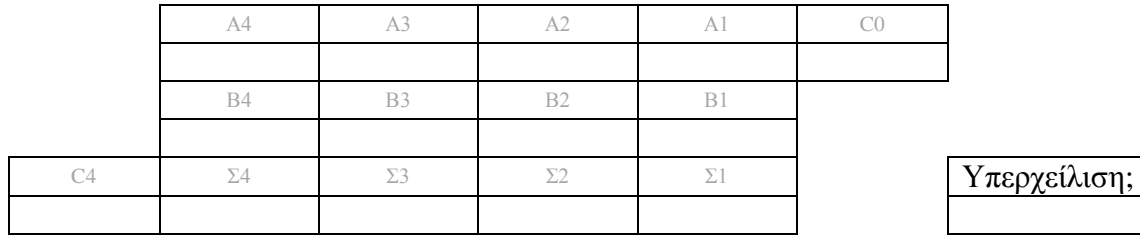
**A2.** Εκτελέστε στο δυαδικό σύστημα τις αφαιρέσεις (η αφαίρεση υλοποιείται εύκολα με πρόσθεση στο μειωτέο του συμπληρώματος ως προς δύο του αφαιρετέου) ερμηνεύοντας κάθε φορά το αποτέλεσμα και την ορθότητά του:

i) 12-2

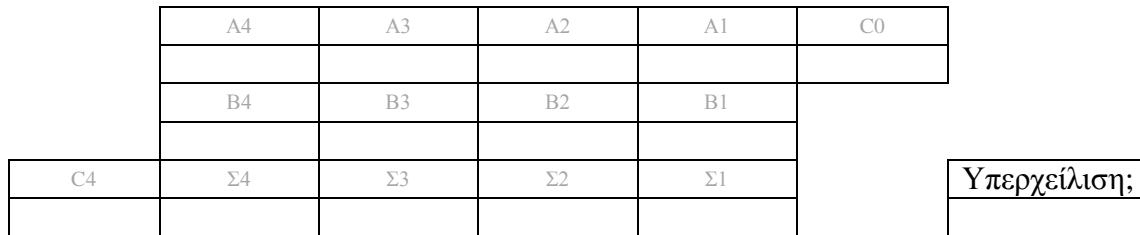
	A4	A3	A2	A1	C0	
	B4	B3	B2	B1		
C4	Σ4	Σ3	Σ2	Σ1		Υπερχείλιση;



ii) 3-10

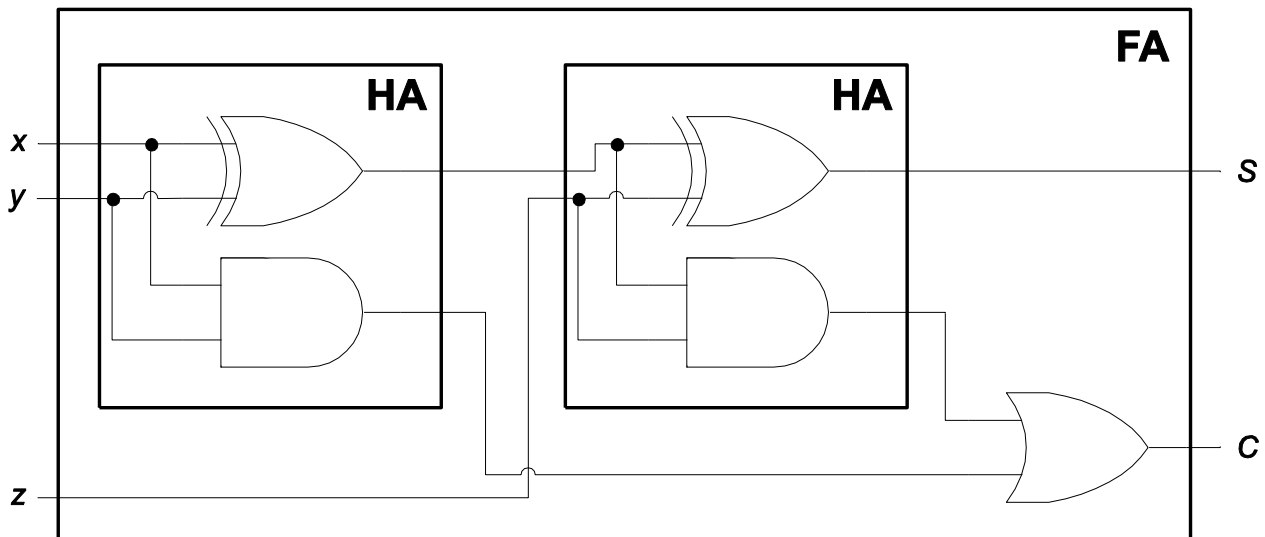


iii) -5-7



**B. 2-bit Αθροιστής/Αφαιρέτης με κύκλωμα εντοπισμού υπερχειλίσης**

Έστω το ακόλουθο συνδυαστικό κύκλωμα πλήρους δυαδικού αθροιστή (FA→Full Adder) με εισόδους τα  $x$ ,  $y$  και  $z$  κι εξόδους τα  $S$  και  $C$ :



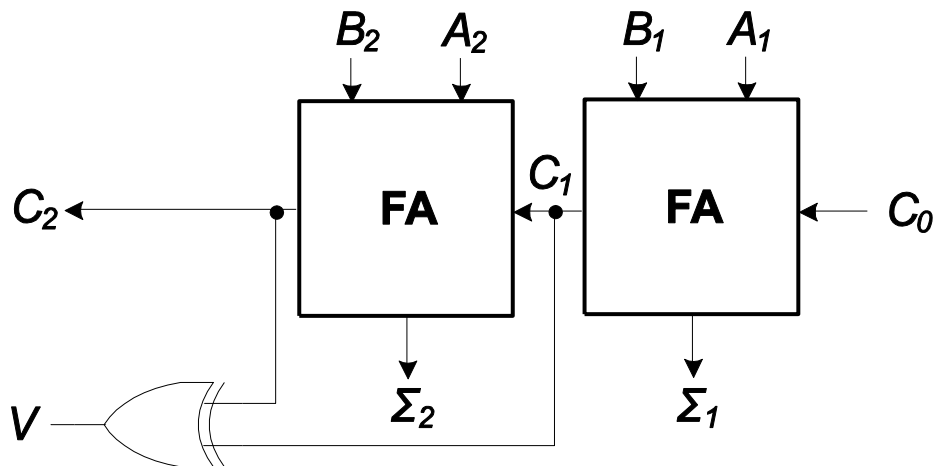
Το κύκλωμα του πλήρους δυαδικού αθροιστή προκύπτει εύκολα από δύο κυκλώματα δυαδικών ημιαθροιστών (HA→Half Adder) και μια πύλη OR.



**B1.** Συμπληρώστε πειραματικά τον ακόλουθο πίνακα αληθείας του πλήρους αθροιστή:

$x$	$y$	$z$	$S$	$C$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

**B2.** Χρησιμοποιώντας δύο κυκλώματα πλήρων αθροιστών σε σειρά, όπως περιγράφεται ακολούθως:



υλοποιείτε κυκλωματικά ένα 2-bit πλήρη δυαδικό αθροιστή. Με τη χρήση της επιπλέον πύλης XOR δίνεται η δυνατότητα εντοπισμού πιθανής υπερχειλίσης. Κατόπιν, εκτελέστε στο δυαδικό σύστημα τις προσθέσεις που ακολουθούν ερμηνεύοντας κάθε φορά το αποτέλεσμα και την ορθότητά του κι εντοπίζοντας εάν υπάρχει υπερχειλίση:

i) 2+1

	$A_2$	$A_1$	$C_0$	
	$B_2$	$B_1$		$V$
$C_2$	$\Sigma_2$	$\Sigma_1$		Υπερχειλίση;



ii) 3+2

	A2	A1	C0	
	B2	B1		V
C2	Σ2	Σ1		Υπερχείλιση;

iii) -1-1

	A2	A1	C0	
	B2	B1		V
C2	Σ2	Σ1		Υπερχείλιση;

iv) 1-1

	A2	A1	C0	
	B2	B1		V
C2	Σ2	Σ1		Υπερχείλιση;